

HABILITATION A DIRIGER DES RECHERCHES

Avis de soutenance

Monsieur Maher JRIDI

présentera ses travaux en vue de l'habilitation à diriger des recherches, sur le sujet suivant :

« Algorithmes et architectures pour le calcul embarqué haute performances »

Le mercredi 05 décembre 2018, à 14 H 00,
à l'ISEN Brest,
20 rue Cuirassé Bretagne, Brest.

Le jury sera ainsi composé :

- . **Monsieur Ayman AL FALOU**, Professeur,
ISEN Brest - BREST,
- . **Monsieur Christian BROSSEAU**, Professeur,
Université de Bretagne Occidentale - BREST,
- . **Monsieur Jean-Philippe DIGUET**, Directeur de Recherche,
Université de Bretagne Sud - LORIENT,
- . **Monsieur Bertrand GRANADO**, Professeur,
Sorbonne Université - PARIS,
- . **Monsieur William PUECH**, Professeur,
Université de Montpellier - MONTPELLIER.

Brest, le 20 novembre 2018

Le Président de l'Université
de Bretagne Occidentale,



M. GALLOU

Résumé du mémoire d'Habilitation à Diriger des Recherches « Algorithmes et Architectures pour le Calcul Embarqué Haute Performance »

Maher JRIDI

5 décembre 2018

Au vu des nouveaux défis scientifiques pour capitaliser des informations et produire de la connaissance, lever les verrous technologiques du calcul embarqué haute performance (HPEC) est à la fois nécessaire et difficile. En effet, les perturbations de l'industrie du semi-conducteur des dernières années sont traduites par la production de processeurs de calcul limités en fréquence maximale de fonctionnement pour un niveau de consommation énergétique stable. Au même temps, les nouvelles avancées dans plusieurs domaines d'application exigent des capacités de calcul exponentiellement plus importantes. C'est le cas par exemple des applications de vision basées sur l'apprentissage profond, de l'Internet des Objets, des nouveaux standards de communications et des nouvelles générations de codage vidéo. De notre point de vue, l'implantation efficace de ces applications ne doit pas dépendre uniquement des performances intrinsèques des processeurs. Par conséquent, de nouvelles plateformes et approches de calcul sont nécessaires.

Les travaux de recherche traitent plusieurs aspects du domaine HPEC en utilisant une démarche d'adéquation algorithme architecture où il est étudié simultanément les aspects algorithmes et architectures ainsi que leurs interactions en vue d'une implantation optimisée des applications de traitement de signal, image et vidéo. Plus concrètement, en plus des approches de calculs classiques, d'autres techniques plus innovantes de calcul embarqué ont été exploitées dans nos activités de recherche. Elles se déclinent sur 3 volets :

- Calcul approximé (approximate computing) pour gérer le compromis qualité d'expérience QoE et efficacité énergétique ;
- Calcul proche capteur ou NSC (near sensor computing) pour une meilleure gestion du budget énergétique : équilibre entre puissances consommées dans les transmissions et les traitements ;
- Calcul prédictible et adaptable au contexte et aux applications.

D'un point de vue architectural, l'utilisation de techniques avancées pour la conception de systèmes embarqués sur des SoC (system on chip) hybrides à base de FPGA (field programmable gate array) permet d'améliorer les performances et de réduire les coûts. Plus particulièrement, nous nous sommes intéressés à l'utilisation d'architectures à base de partitionnement matériel/logiciel pour la conception conjointe des systèmes électroniques. Les tâches nécessitant du calcul intensif et reconfigurable sont gérées par la partie matérielle, alors que la couche logicielle est dédiée aux fonctions d'interfaçage et de communication.

Le manuscrit des travaux de HDR comprend deux parties administrative et technique. La première, courte, est un bilan synthétique du parcours puis des activités d'enseignement et de recherche. La seconde reprend les contributions scientifiques regroupées en trois chapitres suivant la nature des données manipulées : signal, image, vidéo. Le premier chapitre est dédié aux contributions dans le domaine du codage vidéo. L'apport des optimisations algorithmiques qui concernent la prédiction, la décomposition et l'approximation des calculs est mis en avant. Le deuxième chapitre est centré sur l'apport du codesign algorithme architecture, et matériel logiciel à travers l'utilisation des outils de prototypage rapide pour la mise en place de plateformes électroniques embarquées dédiées aux applications de traitement d'images. Quant au troisième chapitre, il résume les contributions de conception de techniques de traitement de signal sur des systèmes embarqués pour des applications de télécommunications au sens large. Enfin, une synthèse de l'ensemble de ces recherches est présentée en fin du manuscrit, accompagnée des aspects prospectifs de ces travaux à court et moyen terme.